**FPGA开发板技术指标**

**FPGA开发板1， 100块：**

* 1. 主芯片：XilinxArtix FPGA，逻辑单元不低于 33,280、Slices 不低于 5,200、分布式 RAM 不低于 400Kb、DSP 单元不低于 90 个、BlockRAM 不低于 1,800Kb
  2. 提供不少于 16 个 LED、不少于 8 个的拨码开关、不少于 8 个 DIP 开关、不少于 5 个按 键。
  3. 板上 7 段数码管不少于 8 个
  4. 需要提供 VGA 视频输出接口与 Audio 音频接口
  5. 提供用于系统调试的 USB-UART 接口
  6. 板卡需要具有板载蓝牙模块
  7. 板卡需要具有板载 DAC 模块
  8. 板卡需要具有可调节的电位器，为 XADC 提供模拟输入
  9. 板卡需要具有 XADC
  10. 提供 XilinxVivado 完全正式版开发工具以及 license
  11. 提供不少于 12 个参考实验案例，包括蓝牙远程控制实验，嵌入式Microblaze实验

**FPGA开发板2， 50块：**

1. 主芯片为XilinxArtix FPGA，逻辑单元不低于 33,280、Slices 不低于 5,200、分布式 RAM 不低于 400Kb、DSP 单元不低于 90 个、BlockRAM 不低于 1,800Kb
2. 提供不少于48pin双排焊针，其中GPIO不少于44Pin
3. 提供不少于2个七段数码管
4. 提供不少于4个按键
5. 提供不少于8个LED灯
6. 提供不少于8个拨码开关
7. 提供USB JTAG接口。
8. 提供USB-UART接口

**FPGA开发板3， 8块：**

1. 主控芯片使用ZYNQ-7000系列SoC，不少于85K FPGA逻辑单元，4.9Mb block RAM，片内集成模数转换器（XADC），提供1MSPS采样率，12bit采样精度
2. 不少于512MB DDR3、16MB QSPI Flash，且具有MicroSD插槽
3. USB-JTAG配置接口与USB-UART接口，可使用USB供电
4. 通信与媒体接口要求具有USB OTG接口、千兆以太网接口、Audio输出接口、树莓派接口、HDMI输入与输出接口
5. 用户IO至少4个按钮、2个滑动开关、4个LED、FPGA扩展IO
6. 支持开源Python框架，可使用Python进行APSoC编程，框架软件包括：

Jupyter Notebooks设计环境的网络服务器

IPython内核和程序包

Linux操作系统

FPGA的基本硬件库和API